



# MS7024

## TV 编码器

### 数据手册

本文所包含的信息是宏晶微电子科技股份有限公司的专有财产，在没有宏晶微电子科技股份有限公司许可的情况下，不允许分发、复制或披露此类信息或部分信息。

## 1. 基本介绍

MS7024 是一款 TV 编码器芯片，用于手持式、便携式视频应用，例如数码相机和类似的便携嵌入式系统。将视频信号编码并产生同步信号，符合 NTSC 和 PAL 标准。TV 输出制式支持 NTSC-M, NTSC-J, NTSC-433, PAL-B/D/G/H/I, PAL-M, PAL-N 和 PAL-60。具有 24/16/8 位数字输入选择器，支持不同的输入数据制式，包括 RGB 和 YUV。

## 2. 功能特征

### 输入制式

- ◆ 支持 24/16/8 位的数据输入
- ◆ 支持不同的 RGB 和 YCrCb 输入数据制式
- ◆ 支持隔行或逐行模式下  $720 \times 480, 720 \times 576$

### 分辨率

- ◆ 支持 ITU-R BT.601/656 标准
- ◆ 亮度、对比度和饱和度可调节
- ◆ 可通过串行端口控制

### 视频输出

- ◆ 三通道 10 位 DAC 转换

- ◆ 支持模拟 AV/S-Video 输出

- ◆ 支持 NTSC-M, NTSC-J, NTSC-433, PAL-B/D/G/H/I, PAL-M, PAL-N 和 PAL-60
- ◆ 支持热插拔

### 标准 I2C 总线编程接口

### 封装

- ◆ LQFP-48(7mm  $\times$  7mm), 塑封
- ◆ 不含铅，符合 RoHS

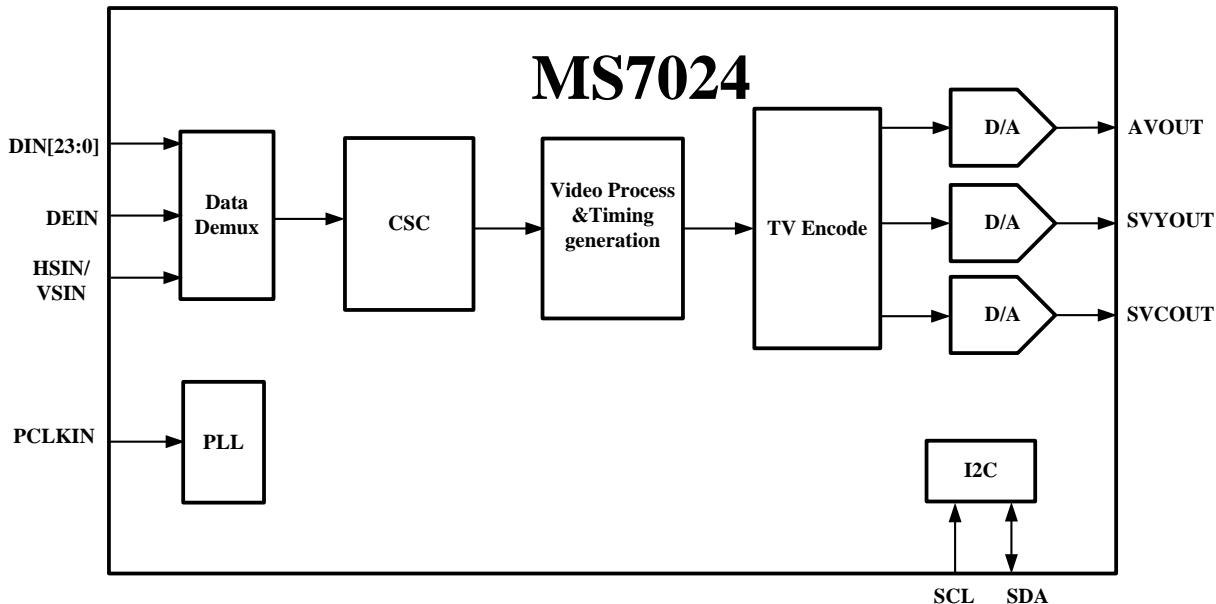
## 3. 应用场景

- ◆ 视频转换器/机顶盒
- ◆ 车载播放设备
- ◆ 手持式/便携式设备
- ◆ 视频矩阵

## 4. 目录

1. 基本介绍.....	2
2. 功能特征.....	2
3. 应用场景.....	2
4. 目录.....	3
5. 功能框图.....	4
6. 功能描述.....	4
6.1 工作模式 .....	4
6.2 输入接口 .....	5
6.2.1 时钟输入需求.....	5
6.2.2 同步交换.....	6
6.2.3 数据交换.....	6
6.2.4 时钟和数据时序.....	7
6.3 TV 输出 .....	7
6.3.1 TV 输出制式.....	7
6.3.2 视频 DAC 输出.....	8
7. 引脚图.....	9
8. 引脚描述.....	9
9. 电气特性.....	10
9.1 极限参数 .....	10
9.2 直流参数 .....	11
9.3 视频数模转换参数 .....	11
10. 封装信息.....	12
11. 芯片标识.....	13
12. 版本记录.....	18

## 5. 功能框图



图一. 功能框图

## 6. 功能描述

### 6.1 工作模式

MS7024 可以从图形控制器获取非隔行数据，并将其编码为模拟 NTSC 和 PAL 波形。它还可以从源中获取隔行扫描的数据并执行 SDTV 编码。

表 6.1. 工作模式

输入扫描类型	输入分辨率	输入数据格式	输出扫描类型	输出数据格式	工作模式
非隔行	480P	RGB/ YCbCr	隔行	CVBS/ S-Video	SDTV 编码器(NTSC/PAL) 非隔行输入
非隔行	576P	RGB/ YCbCr	隔行	CVBS/ S-Video	SDTV 编码器(NTSC/PAL) 非隔行输入
隔行	480I	RGB/ YCbCr	隔行	CVBS/ S-Video	SDTV 编码器(NTSC/PAL) 隔行输入

输入扫描类型	输入分辨率	输入数据格式	输出扫描类型	输出数据格式	工作模式
隔行	576I	RGB/ YCbCr	隔行	CVBS/ S-Video	SDTV 编码器(NTSC/PAL) 隔行输入

## 6.2 输入接口

该器件通过 24 位/16 位/8 位多路数字输入接受不同的数据格式，包括 RGB 和 YCrCb。支持大多数现有的工业嵌入式控制器。

### 6.2.1 时钟输入需求

对于不同的视频输入格式，所需的时钟也是不同的。MS7024 支持三种时钟输入 (13.5Mhz/ 27Mhz/ 54Mhz)。输入时钟频率变化应在±0.01% 范围内。

表 6.2. 不同视频制式的时钟

分辨率	Bit	CCIR	时钟(MHz)
480I	24	NA	13.5
480P	24	NA	27
576I	24	NA	13.5
576P	24	NA	27
480I	16	601	13.5
480P	16	601	27
576I	16	601	13.5
576P	16	601	27
480I	16	656	13.5
480P	16	656	27
576I	16	656	13.5
576P	16	656	27
480I	8	601	27
480P	8	601	54
576I	8	601	27
576P	8	601	54
480I	8	656	27
480P	8	656	54
576I	8	656	27
576P	8	656	54

### 6.2.2 同步交换

MS7024 支持 DEIN/HSIN/VSIN 的同步交换。

**表 6.3. 同步交换**

0x50[2:0]	000	001	010	011	100	101
显示使能	DEIN	DEIN	HSIN	HSIN	VSIN	VSIN
场同步	VSIN	HSIN	VSIN	DEIN	HSIN	DEIN
行同步	HSIN	VSIN	DEIN	VSIN	DEIN	HSIN

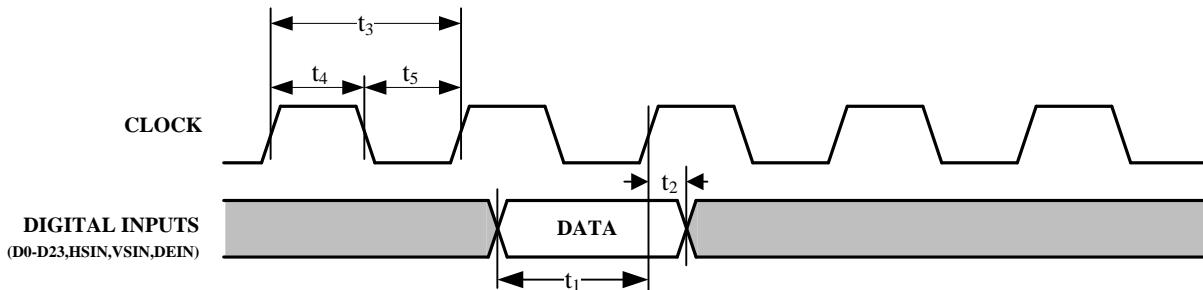
### 6.2.3 数据交换

MS7024 支持数据交换和字节选择功能。

**表 6.4. 数据交换**

控制	输入制式	0x50[6:4]						
		101	100	011	010	001	000	
0x50[7] = 0	24bit RGB	R	D[15:8]	D[23:16]	D[15:8]	D[7:0]	D[7:0]	D[23:16]
		G	D[7:0]	D[7:0]	D[23:16]	D[23:16]	D[15:8]	D[15:8]
		B	D[23:16]	D[15:8]	D[7:0]	D[15:8]	D[23:16]	D[7:0]
	24bit YCbCr	Y	D[7:0]	D[7:0]	D[23:16]	D[23:16]	D[15:8]	D[15:8]
		Cb	D[23:16]	D[15:8]	D[7:0]	D[15:8]	D[23:16]	D[7:0]
		Cr	D[15:8]	D[23:16]	D[15:8]	D[7:0]	D[7:0]	D[23:16]
	16bit YCbCr	Y	D[7:0]	D[23:16]	D[15:8]	D[23:16]	D[7:0]	D[15:8]
		CbCr	D[23:16]	D[7:0]	D[23:16]	D[15:8]	D[15:8]	D[7:0]
	8bit YCbCr	YCbCr	D[7:0]	D[7:0]	D[7:0]	D[7:0]	D[15:8]	D[23:16]
0x50[7] = 1	24bit RGB	R	D[8:15]	D[0:7]	D[8:15]	D[16:23]	D[16:23]	D[0:7]
		G	D[16:23]	D[16:23]	D[0:7]	D[0:7]	D[8:15]	D[8:15]
		B	D[0:7]	D[8:15]	D[16:23]	D[8:15]	D[0:7]	D[16:23]
	24bit YCbCr	Y	D[16:23]	D[16:23]	D[0:7]	D[0:7]	D[8:15]	D[8:15]
		Cb	D[0:7]	D[8:15]	D[16:23]	D[8:15]	D[0:7]	D[16:23]
		Cr	D[8:15]	D[0:7]	D[8:15]	D[16:23]	D[16:23]	D[0:7]
	16bit YCbCr	Y	D[16:23]	D[0:7]	D[8:15]	D[0:7]	D[16:23]	D[8:15]
		CbCr	D[0:7]	D[16:23]	D[0:7]	D[8:15]	D[8:15]	D[16:23]
	8bit YCbCr	YCbCr	D[16:23]	D[16:23]	D[16:23]	D[16:23]	D[8:15]	D[0:7]

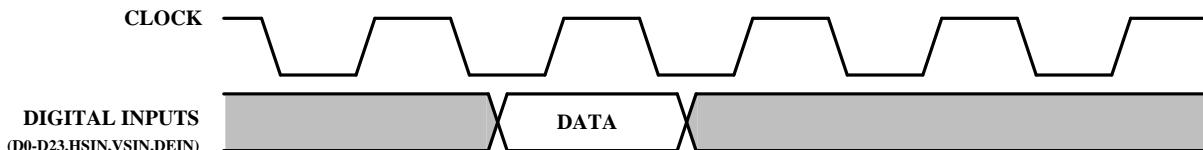
### 6.2.4 时钟和数据时序



参数	最小值	经典值	最大值	单位	条件
CLOCK CONTROL					
$f_{CLK}$			13.5	MHz	$f_{CLK\_MAX} = 13.5$ MHz Grade
$f_{CLK}$			27	MHz	$f_{CLK\_MAX} = 27$ MHz Grade
$f_{CLK}$			54	MHz	$f_{CLK\_MAX} = 54$ MHz Grade
Data and Control Setup, $t_1$	0.2			ns	
Data and Control Hold, $t_2$	1.5			ns	
Clock Pulse width High, $t_4$	9.25			ns	$f_{CLK\_MAX} = 54$ MHz
Clock Pulse width Low $t_5$	9.25			ns	$f_{CLK\_MAX} = 54$ MHz
Clock Pulse width High $t_4$	18.5			ns	$f_{CLK\_MAX} = 27$ MHz
Clock Pulse width Low $t_5$	18.5			ns	$f_{CLK\_MAX} = 27$ MHz
Clock Pulse width High $t_4$	37			ns	$f_{CLK\_MAX} = 13.5$ MHz
Clock Pulse width Low $t_5$	37			ns	$f_{CLK\_MAX} = 13.5$ MHz

图二. 时序图

MS7024 提供时钟反转功能，如下所示：



图三. 时钟反转功能

### 6.3 TV 输出

#### 6.3.1 TV 输出制式

MS7024 支持下述输出制式。

表 6.5. 支持的 TV 输出制式

序号	标准	场频 (Hz)	Total	扫描类型
1	NTSC-M	60/1.001	858x525	隔行
2	NTSC-J	60/1.001	858x525	隔行
3	NTSC-443	60/1.001	858x525	隔行
4	PAL-B/D/G/H/I	50	864x625	隔行
5	PAL-M	50	864x625	隔行
6	PAL-N	50	864x625	隔行
7	PAL-N	50	864x625	隔行
8	PAL-60	60/1.001	858x525	隔行

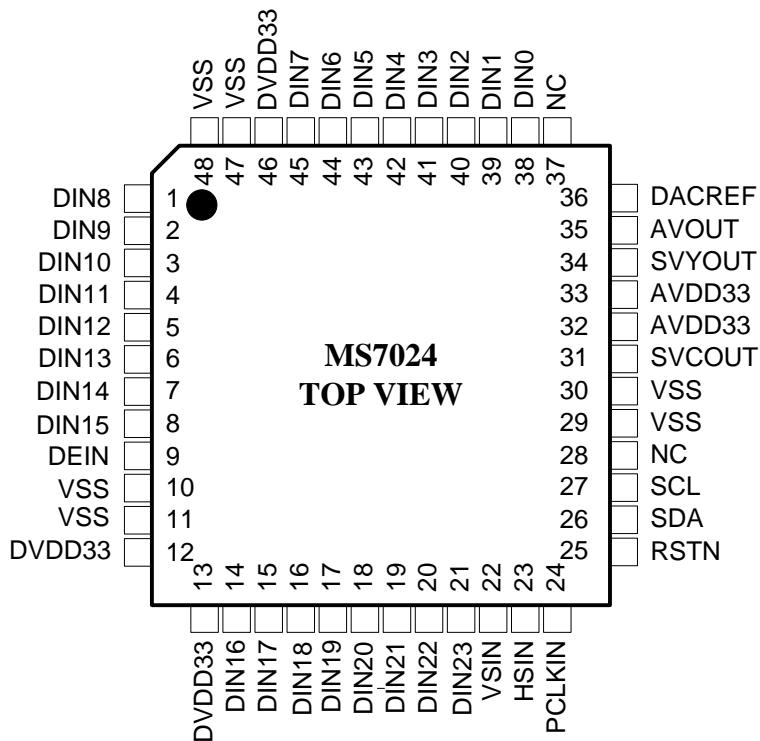
### 6.3.2 视频 DAC 输出

MS7024 针对不同输出提供 3 路 DAC，具体如下：

表 6.6. 视频输出

PIN STDV	AVOUT	SVYOUT	SVCOUT
单路 CVBS	CVBS		
		CVBS	
			CVBS
双路 CVBS	CVBS	CVBS	
	CVBS		CVBS
		CVBS	CVBS
三路 CVBS	CVBS	CVBS	CVBS
CVBS+S-Video	CVBS	S-Video-Y	S-Video-C
	CVBS	S-Video-C	S-Video-Y
	S-Video-Y	CVBS	S-Video-C
	S-Video-C	CVBS	S-Video-Y
	S-Video-Y	S-Video-C	CVBS
	S-Video-C	S-Video-Y	CVBS
S-Video	S-Video-Y	S-Video-C	
	S-Video-Y		S-Video-C
	S-Video-C	S-Video-Y	
		S-Video-Y	S-Video-C
	S-Video-C		S-Video-Y
		S-Video-C	S-Video-Y

## 7. 引脚图



图四. 引脚图

## 8. 引脚描述

表 8.1. 引脚描述

引脚名称	引脚 #	类型	描述
<strong>系统</strong>			
RSTN	25	数字输入	外部复位信号输入, 低电平有效
SCL	27	数字输入	串行时钟线
SDA	26	数字输入/输出	串行数据线
<strong>数字视频接口</strong>			
HSIN	23	数字输入	行同步输入
VSIN	22	数字输入	场同步输入
PCLKIN	24	数字输入	视频像素时钟输入
DEIN	9	数字输入	视频显示使能输出

引脚名称	引脚 #	类型	描述
DIN[0:7]	38-45	数字输入	数字视频输入 Byte0
DIN[8:15]	1-8	数字输入	数字视频输入 Byte1
DIN[16:23]	14-21	数字输入	数字视频输入 Byte2
<b>模拟视频输出</b>			
DACREF	36	模拟输入	数模转换模块参考引脚
AVOUT	35	模拟输出	CVBS 模拟视频输出
SVCOUT	31	模拟输出	S-Video 模拟视频分量 C 输出
SVYOUT	34	模拟输出	S-Video 模拟视频分量 Y 输出
<b>系统电源 &amp; 地</b>			
DVDD33	12,13,46	电源	数字电源 3.3V
AVDD33	32,33	电源	模拟电源 3.3V
VSS	10,11,29,30,47,48	地	地

## 9. 电气特性

### 9.1 极限参数

表 9.1. 极限电气参数

参数	符号	数值	单位
环境工作温度	T <sub>A</sub>	-40 to +85	℃
存储温度	T <sub>sto</sub>	-40 to +150	℃
ESD 等级 人体模型 机器模型	V <sub>esd</sub>	2000 200	V V

**注意 1：**如果器件的工作条件超过上述“极限参数”的范围，将造成器件永久性破坏。只有当器件工作在说明书所规定的范围内时，功能才能得到保障。器件在极限参数列举的条件下工作，将会影响到器件工作的可靠性。

**静电保护注意事项：**静电荷积聚在人体和测试设备上，可以在不被检测的情况下放电。虽然本产品具有专用的静电保护电路，但在高能量静电放电的设备上可能发生永久性损坏。因此，建议采取适当的静电预防措施。

## 9.2 直流参数

**表 9.2. 直流参数**

参数	符号	最小值	典型值	最大值	单位
模拟电源 3.3V	AVDD33	2.97	3.3	3.63	V
数字 IO 电源	DVDD33	2.97	3.3	3.63	V
模拟电源 3.3V 工作电流	IAVDD33		35		mA
数字 IO 电源工作电流	IDVDD33		25		mA

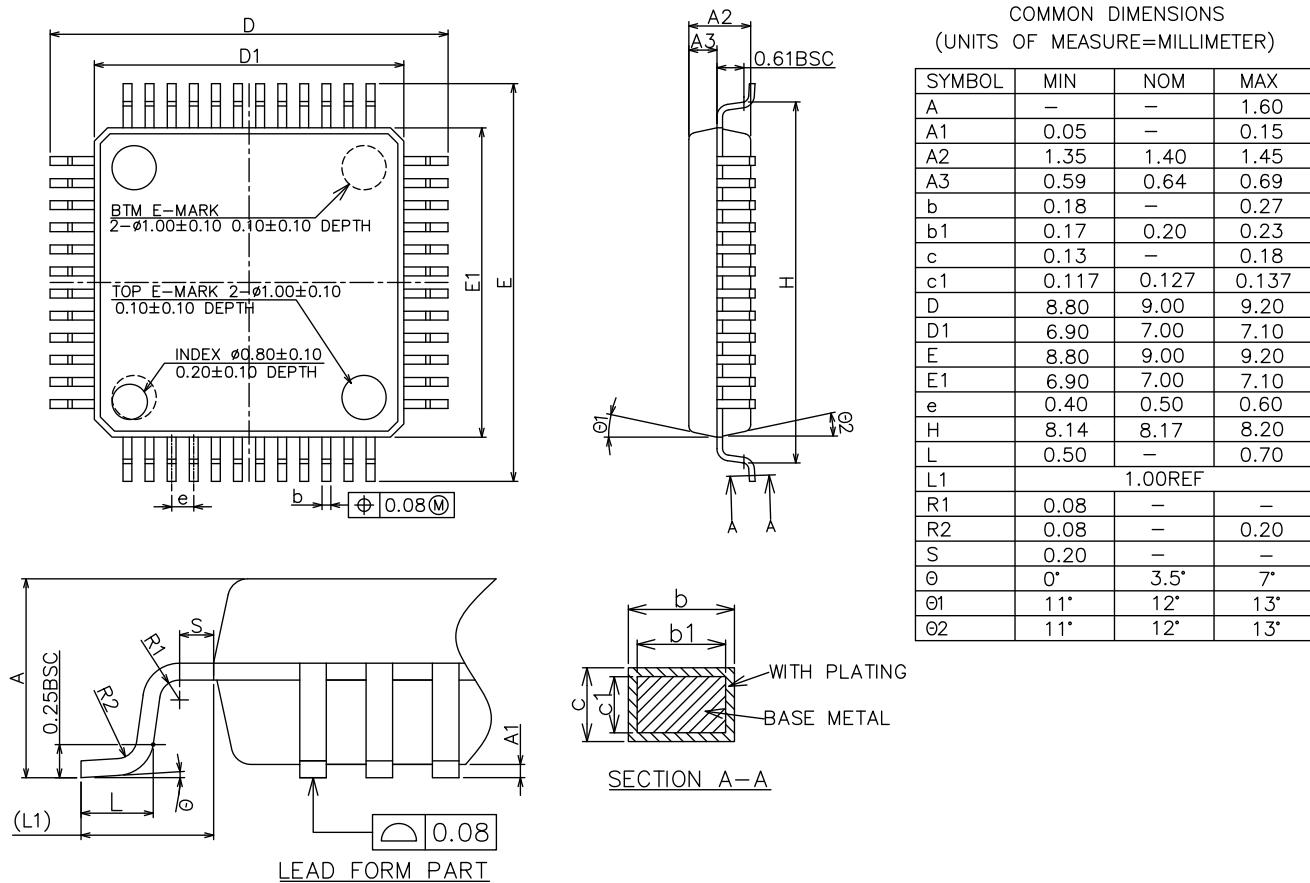
**注意 2：**对于一个 DAC，终端电阻  $75\Omega$  情况下，AVDD33 的供电电流为 18mA，终端电阻为双  $75\Omega$  ( $37.5\Omega$ ) 情况下，供电电流将为 35mA。对于两个 DAC，电流将根据不同的终端倍增。

## 9.3 视频数模转换参数

**表 9.3. 视频数模转换参数**

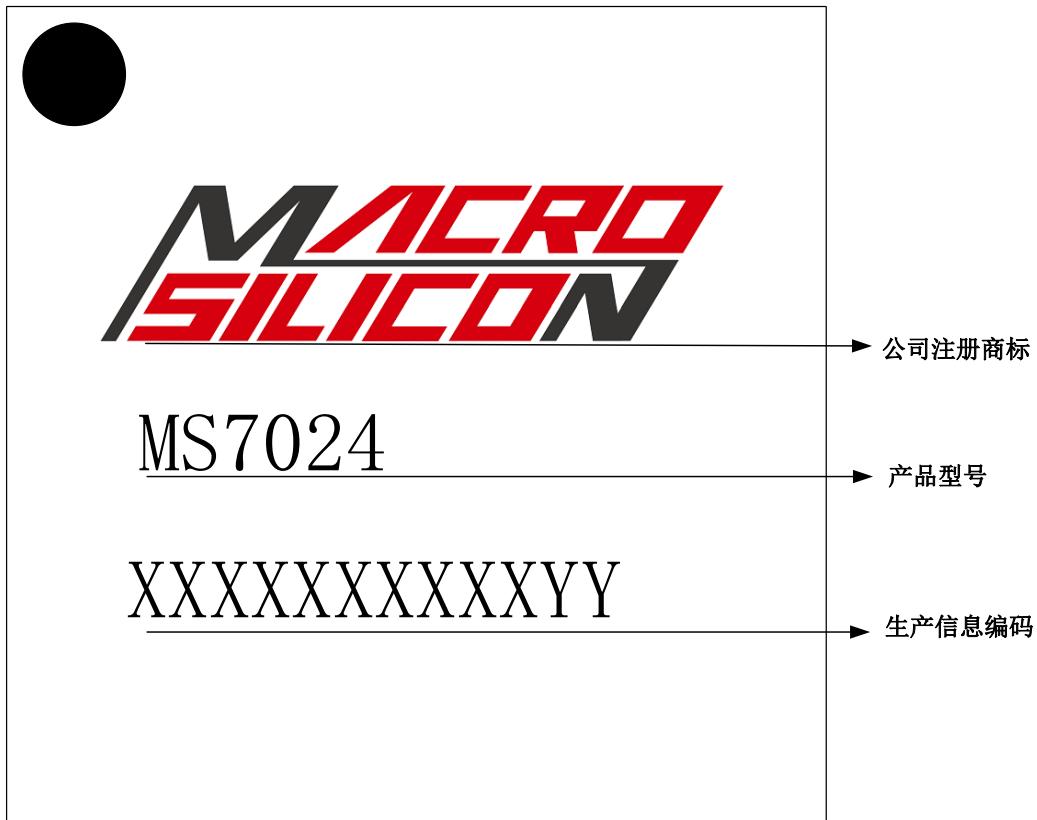
模拟输出	最小值	经典值	最大值	单位
满量程输出电流 AV/S-Video		34		mA
视频电平误差		10		%
<b>参考电压</b>				
输出参考电压		1.22		V
<b>静态性能</b>				
数模转换分辨率		10		Bit
差分非线性 (DNL)		+/-0.5		LSB
积分非线性 (INL)		+/-0.7		LSB
<b>动态性能</b>				
供电电源				
供电电压	2.97	3.3	3.63	V

## 10.封装信息



图五. LQFP48 封装框图

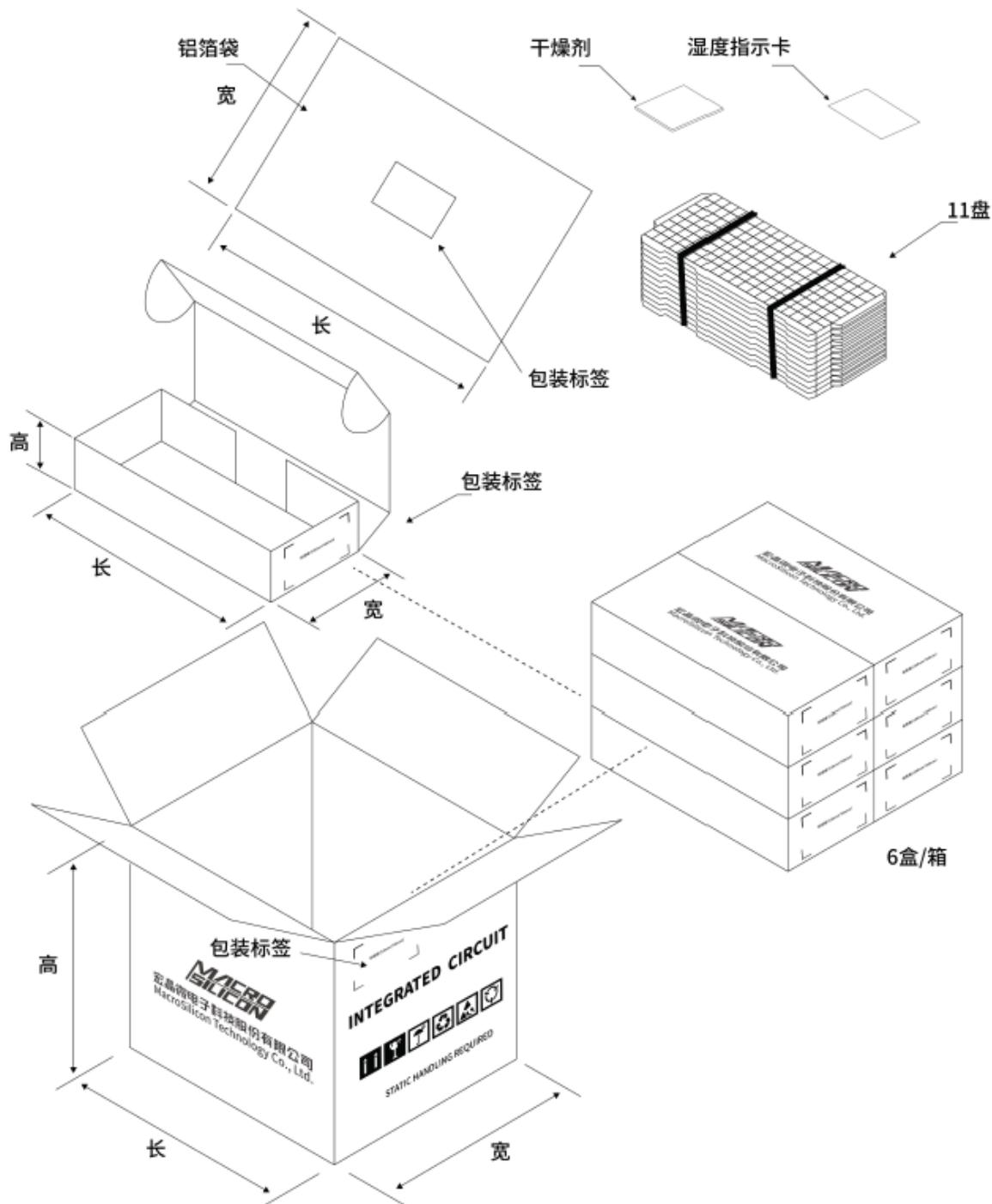
## 11. 芯片标识



图六. 芯片标识

## 12. 包装信息

### a) 包装信息



图七. 包装信息图

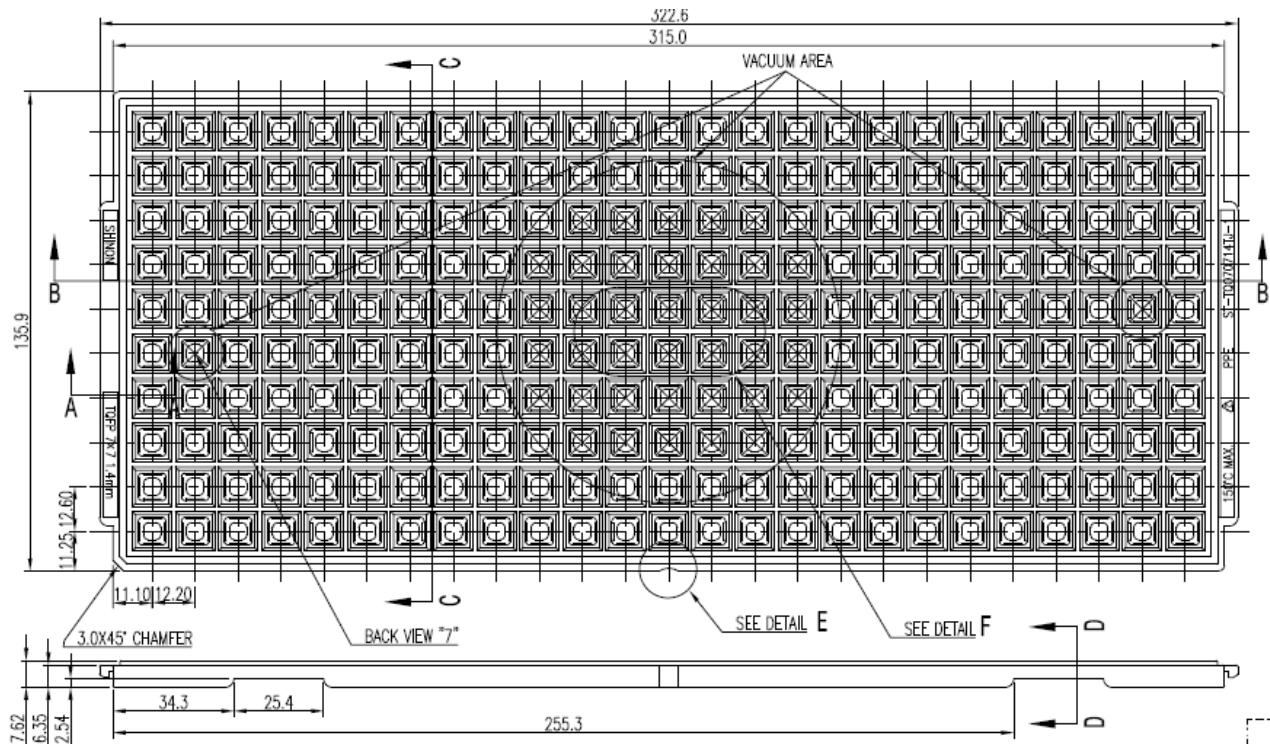
表 12.1 包装纸箱尺寸

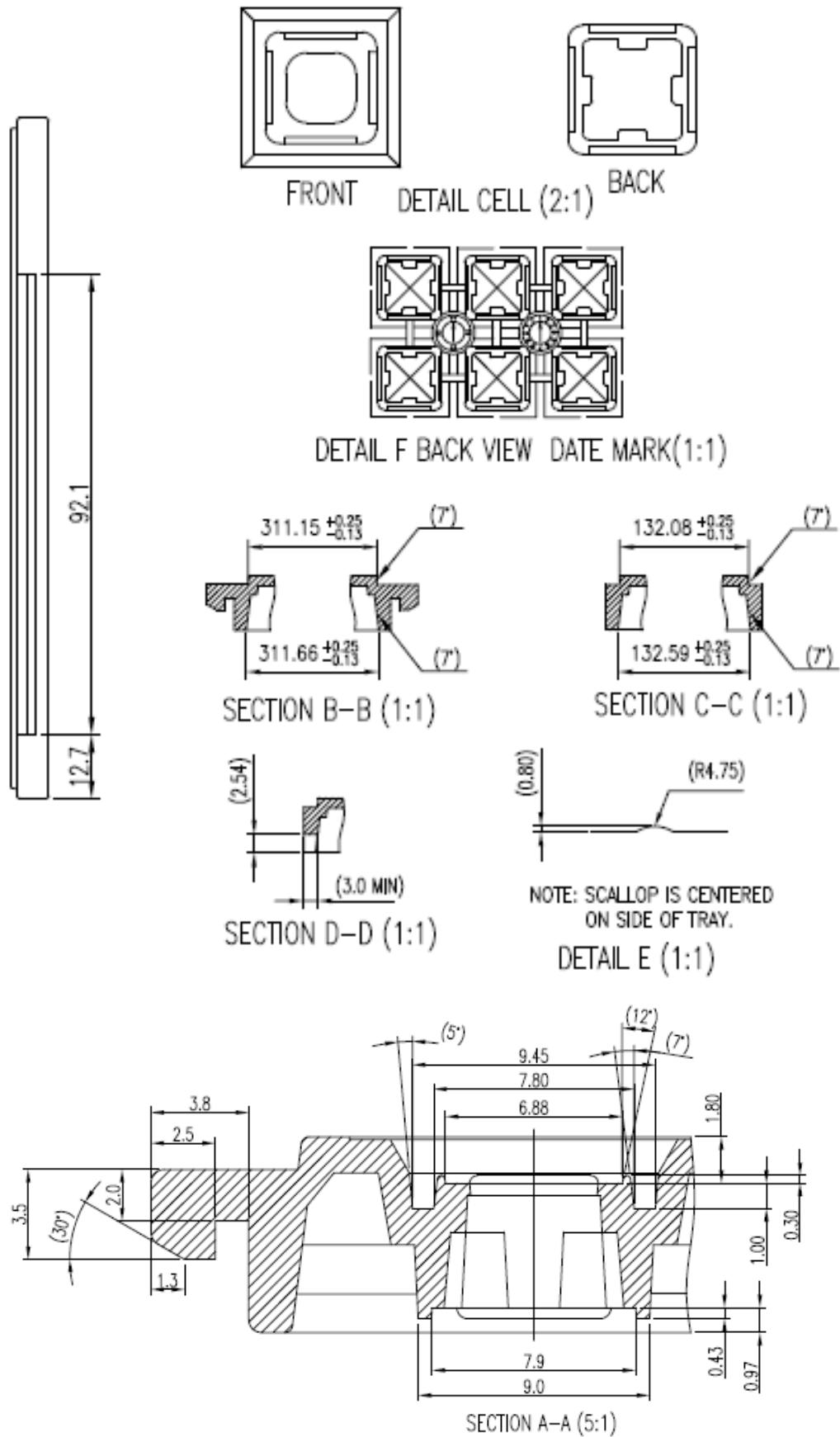
包装箱尺寸信息 (单位: mm)	
内箱	370(L)*155(W)*85(H)
外箱	390(L)*330(W)*280(H)

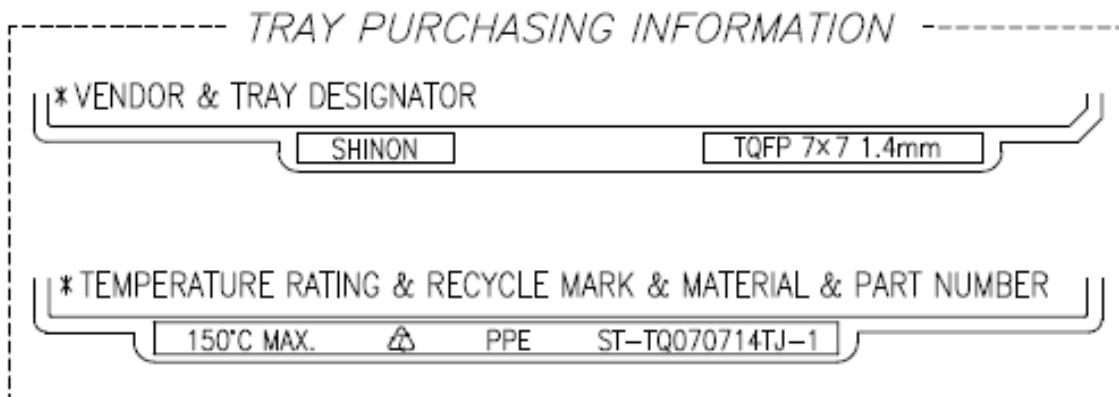
表 12.2 包装标准

封装外形	每 TRAY 盘数量 (单位: PCS)	每内箱数量 (单位: PCS)	每外箱数量 (单位: PCS)	内外箱数比
LQFP-48 (7mm×7mm)	250	2500	15000	6:1

b) Tray 盘尺寸信息





**NOTES**

1. SURFACE ELECTRIC RESISTIVITY:  $1 \times 10^5 \sim 9 \times 10^9 \Omega/\square$ . (BY TEST ASTM D257)
2. WARPAGE IS WITHIN 0.76mm.
3. THE NUMERICAL VALUE IN PARENTHESES IS REFERENCE VALUE.

图八. Tray 盘尺寸图



## 13. 版本记录

日期	版本	备注
2015-9-2	V1.0	初版
2016-4-8	V1.1	添加极限电气参数
2019-11-27	V1.2	更新模板
2021-11-22	V1.2.1	更新模板
2023-06-16	V1.8	更新工作温度